



ΕΛΛΗΝΙΚΗ ΔΗΜΟΚΡΑΤΙΑ  
Εθνικόν και Καποδιστριακόν  
Πανεπιστήμιον Αθηνών

# Σχεδίαση CMOS Ψηφιακών Ολοκληρωμένων Κυκλωμάτων

Ενότητα 1: Υλοποίηση Ολοκληρωμένων Ψηφιακών  
Κυκλωμάτων

Αγγελική Αραπογιάννη

Σχολή Θετικών Επιστημών

Τμήμα Πληροφορικής και Τηλεπικοινωνιών

# Βιβλιογραφία

- “Principles of CMOS LLSI Design”, N. Weste, K. Eshraghian, Addison Wesley.
- “CMOS VLSI Design”, N. Weste, D. Harris, Addison Wesley.
- “CMOS Digital Integrated Circuits”, S-M. Kang, Y. Leblebici, McGRAW-HILL.
- “Digital Integrated Circuits”, J. Rabaey, A. Chandrakasan, B. Nokolic, PEARSON.

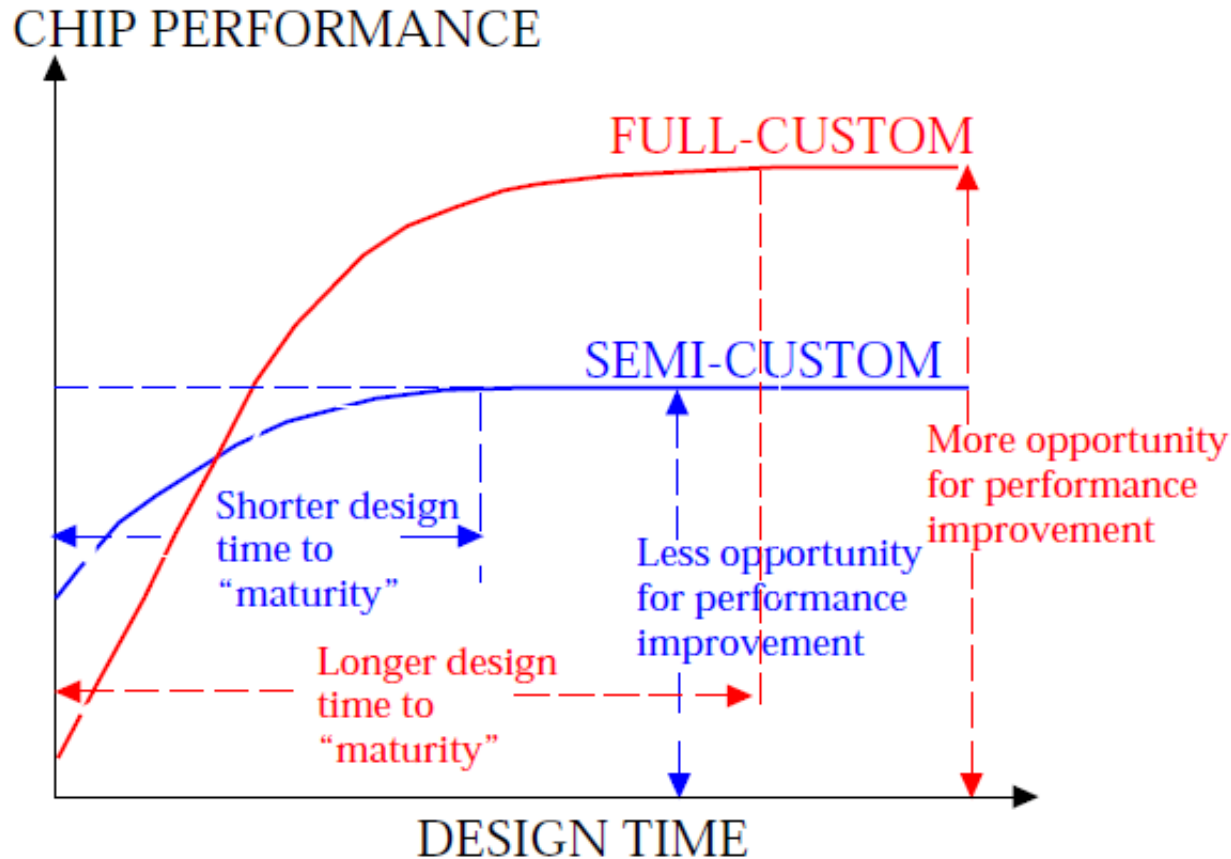


# Στόχοι της μονολιθικής ολοκλήρωσης

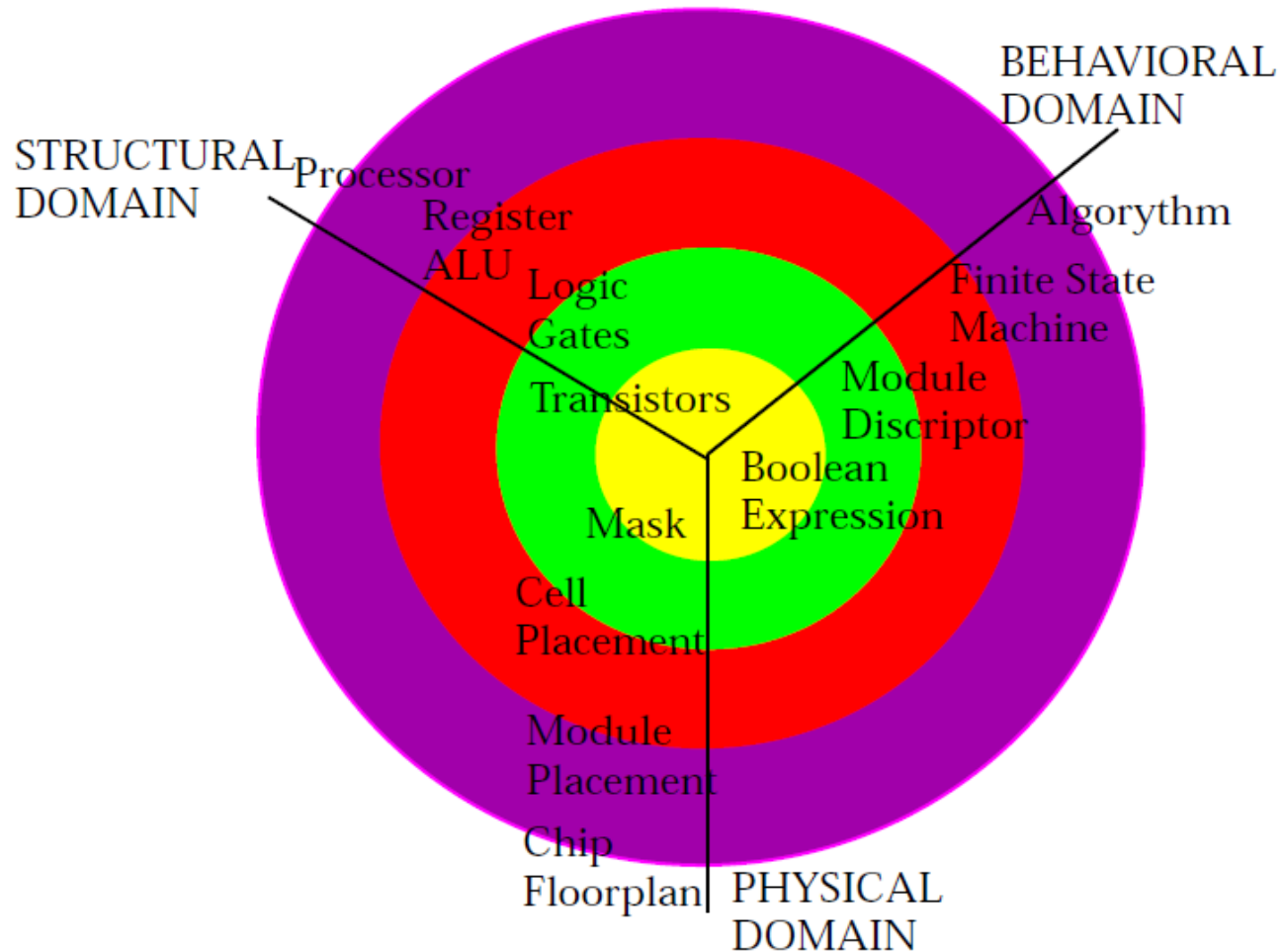
- Less area, more compactness at all system levels
- Less power consumption
- Less testing (more complex testing)
- Higher reliability, due to improved on-chip interconnects
- Higher speed due to reduced interconnect length
- Significant cost savings



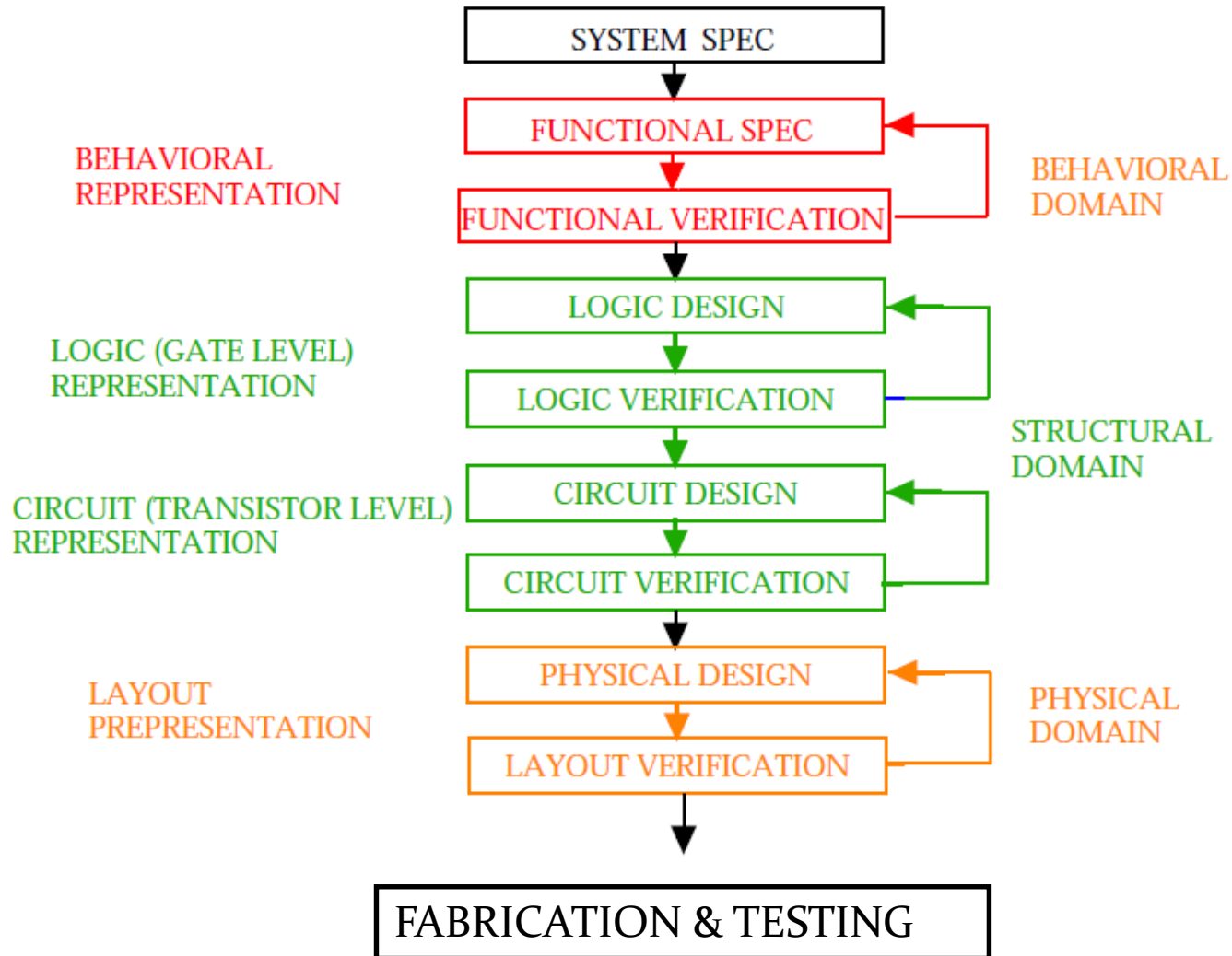
# Επίδραση της μεθοδολογίας σχεδίασης



# Σχεδιαστικά επίπεδα αφαίρεσης



# Ροή σχεδίασης VLSI κυκλωμάτων



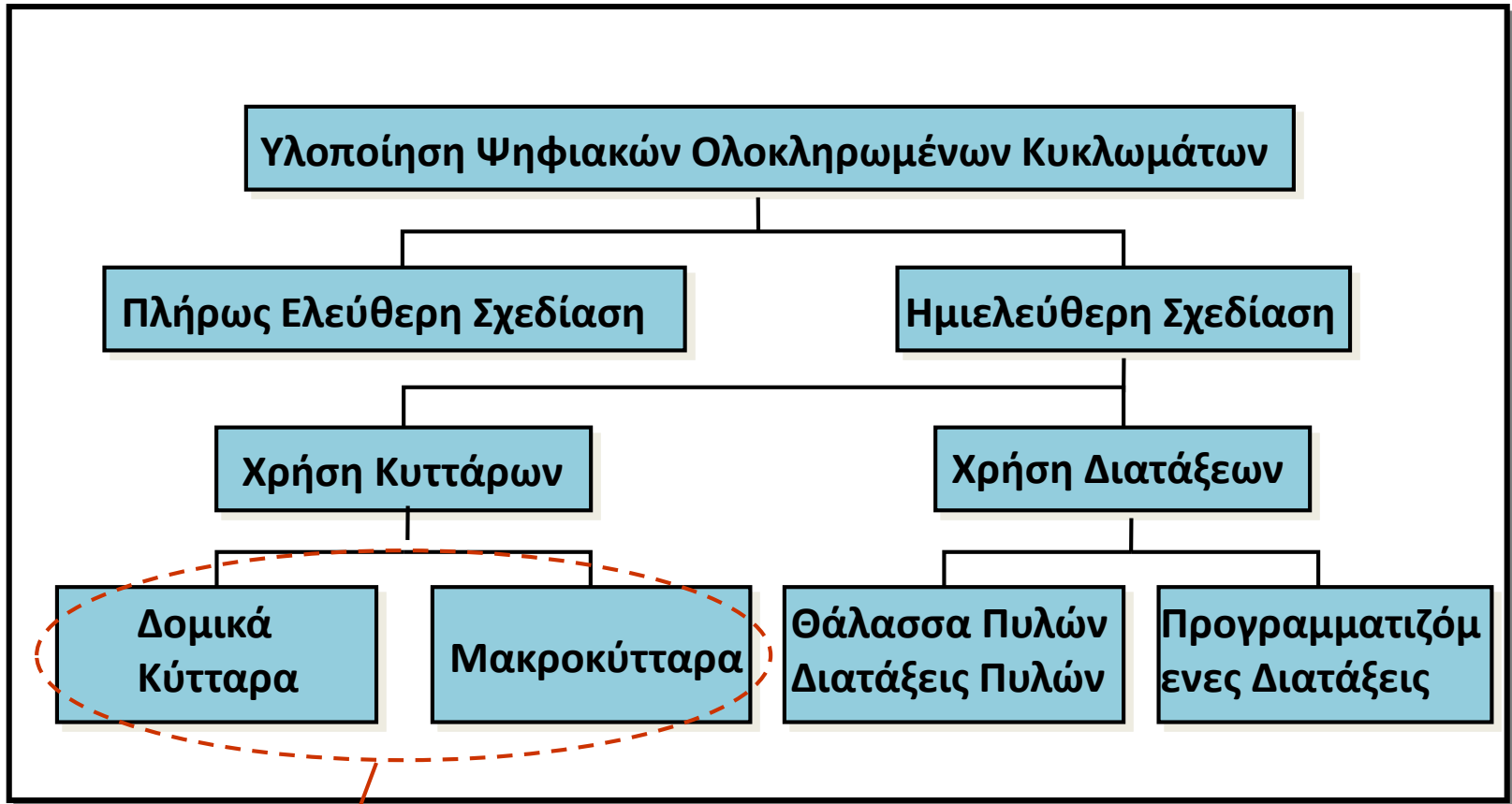
# Στρατηγικές δομημένης σχεδίασης

Techniques evolved for complex hardware and software projects

- Hierarchy: Subdivide the design into many levels of sub-modules
- Regularity: Subdivide to max number of similar sub-modules at each level
- Modularity: Define sub-modules unambiguously & well defined interfaces
- Locality: Max local connections, keeping critical paths within module boundaries



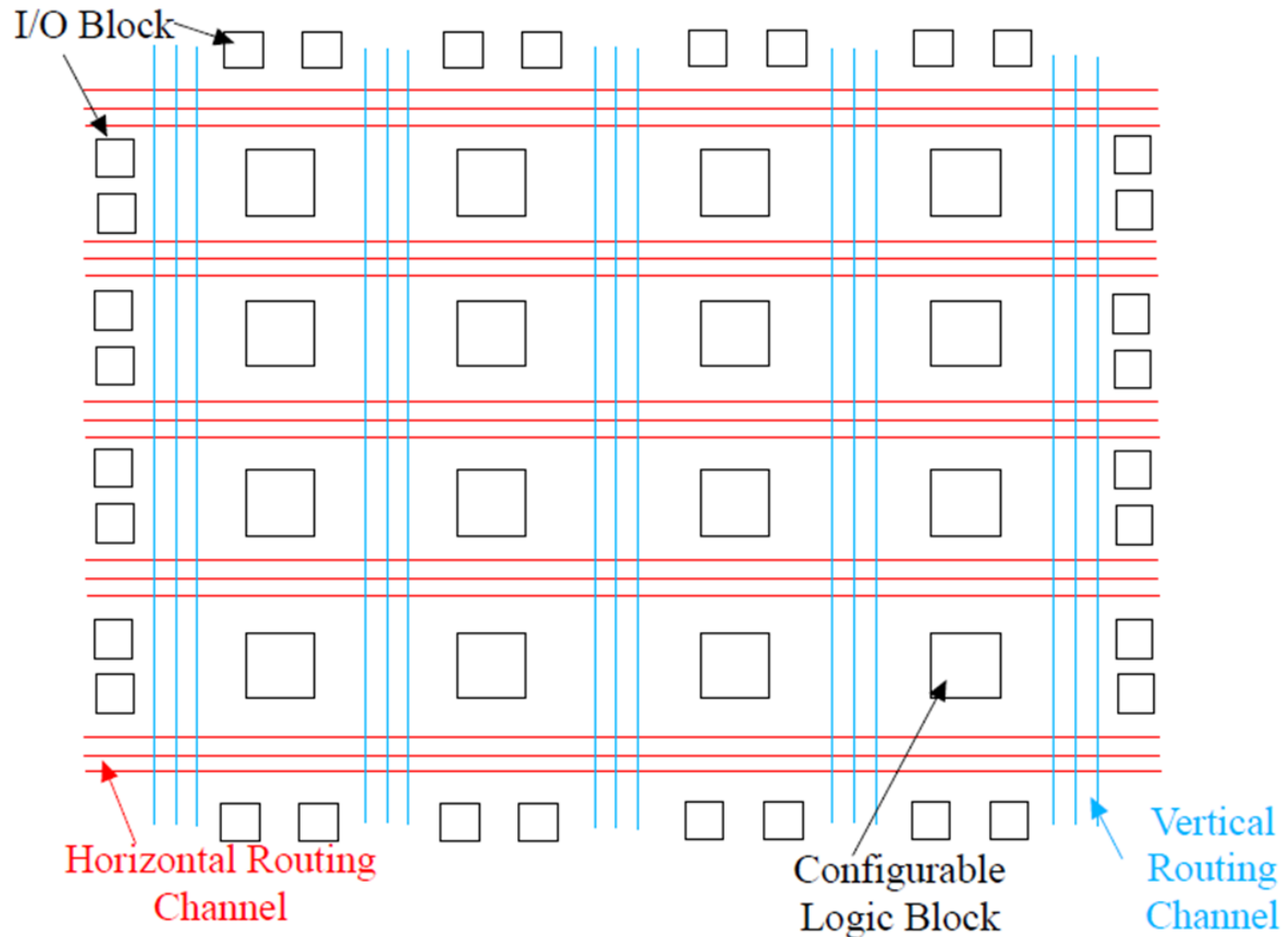
# Σχεδιαστικές επιλογές



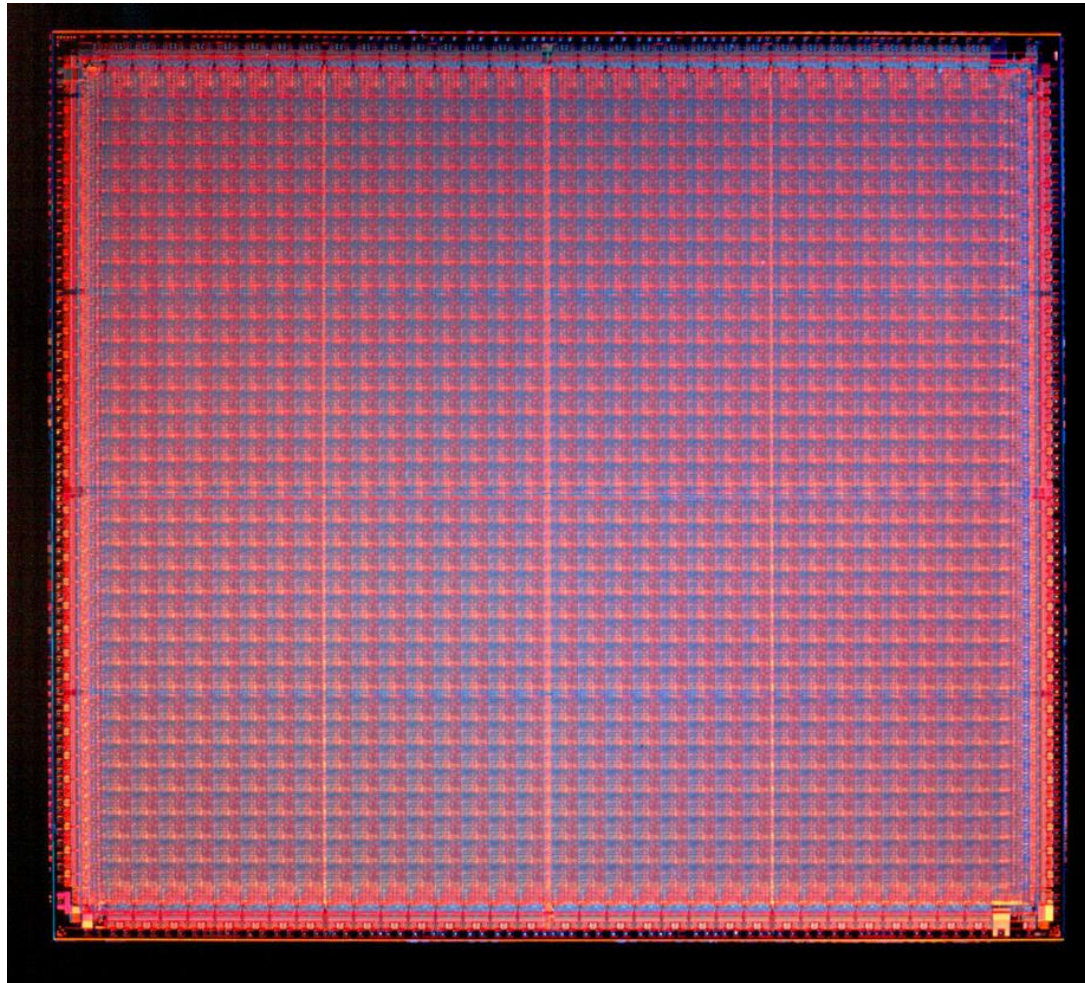
Σχεδίαση Ολοκληρωμένων Κυκλωμάτων Ειδικών Εφαρμογών  
Application Specific Integrated Circuits (ASICs)



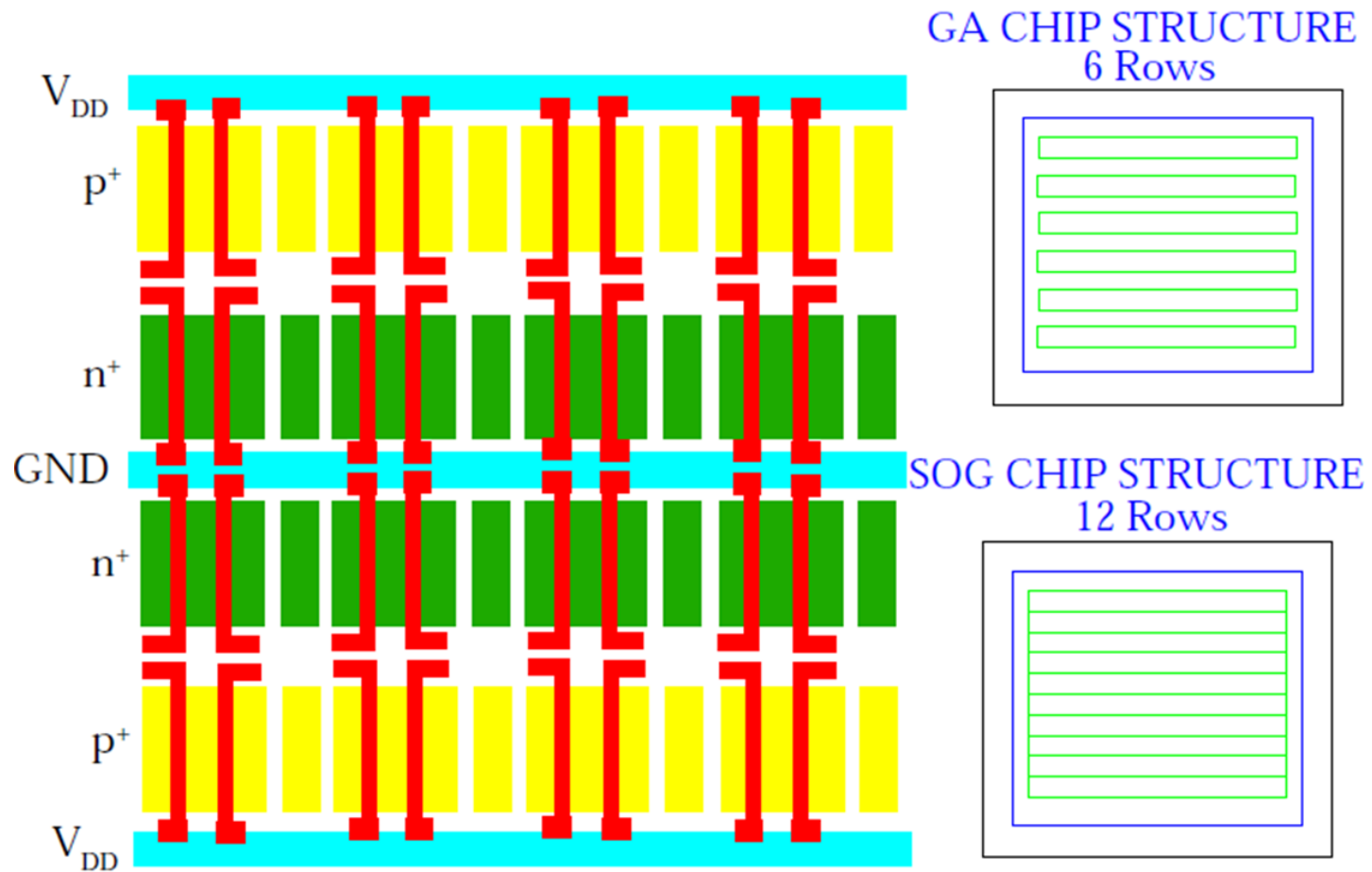
# Field Programmable Gate Array (FPGA)



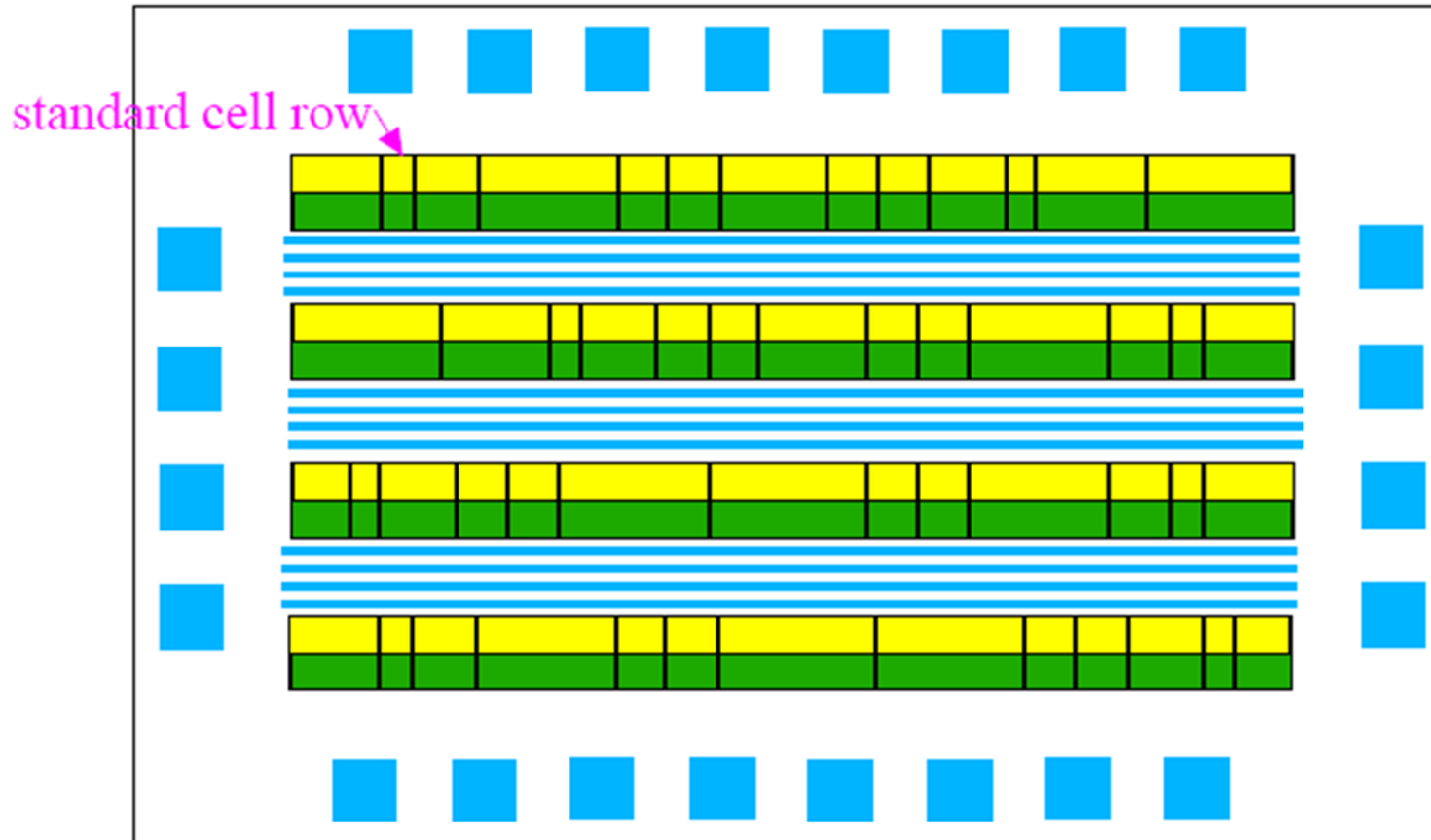
# Ολοκληρωμένο FPGA



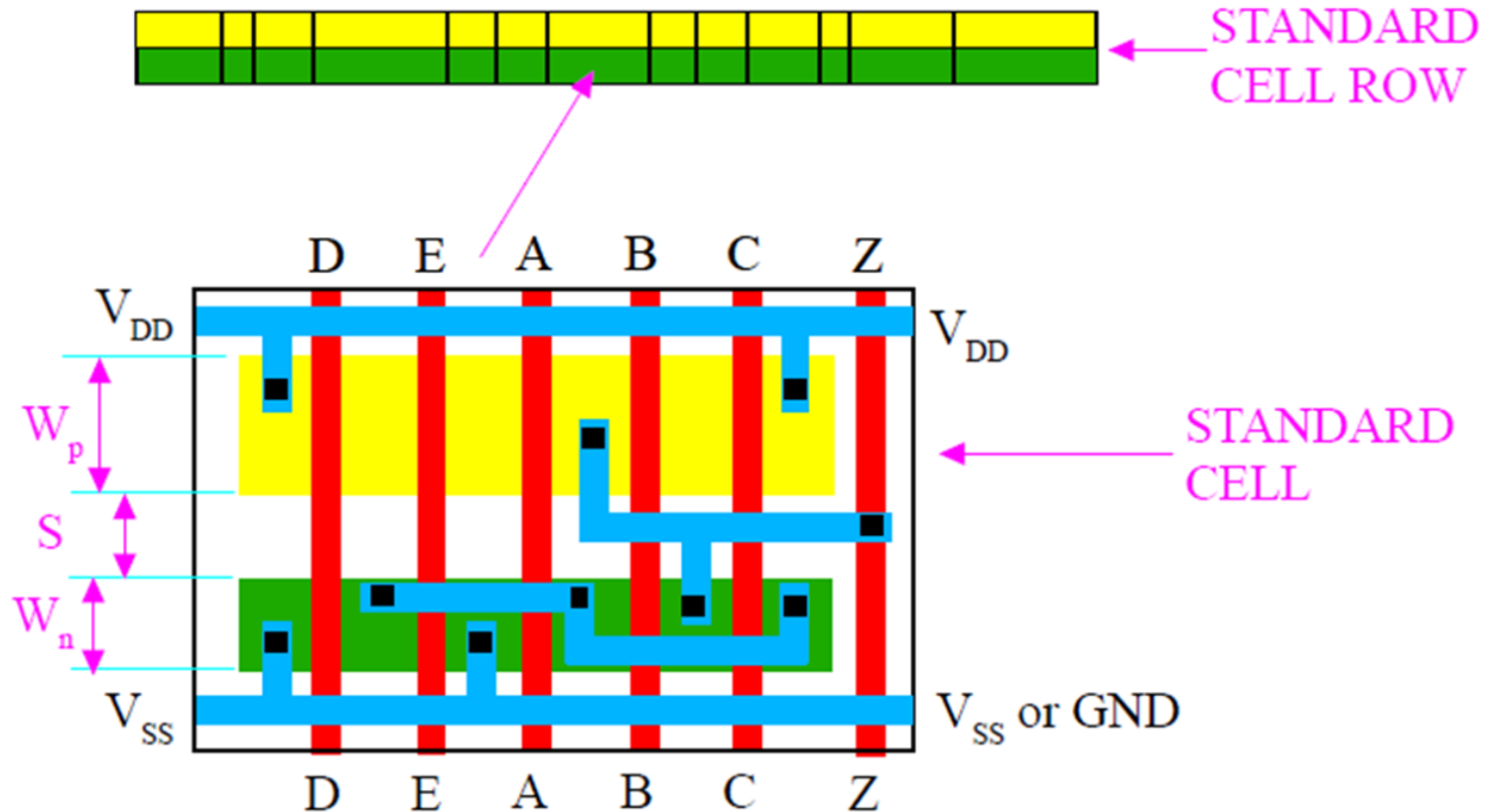
# Sea of gates/gate array



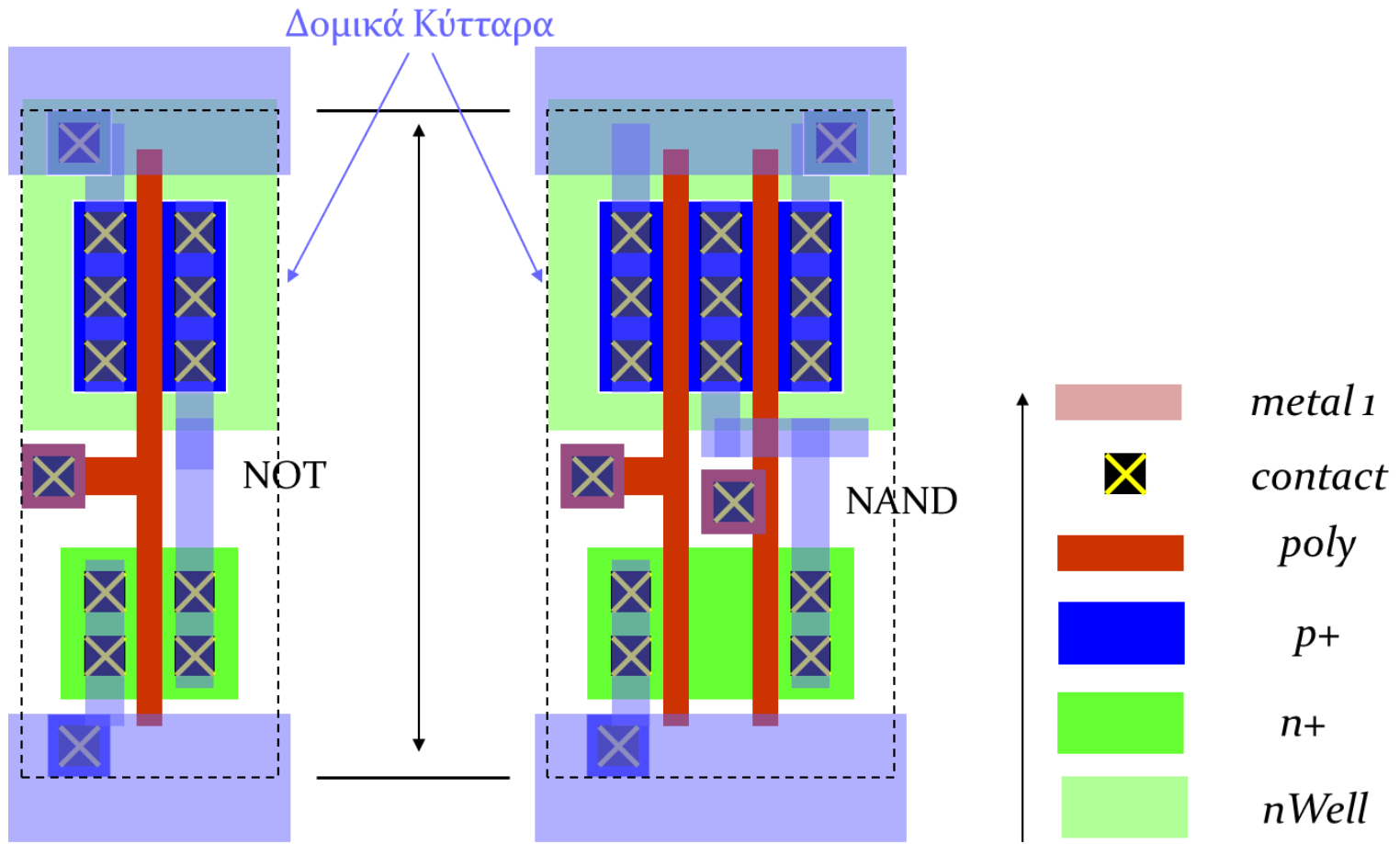
# Σχεδίαση με δομικά κύτταρα (standard cells)



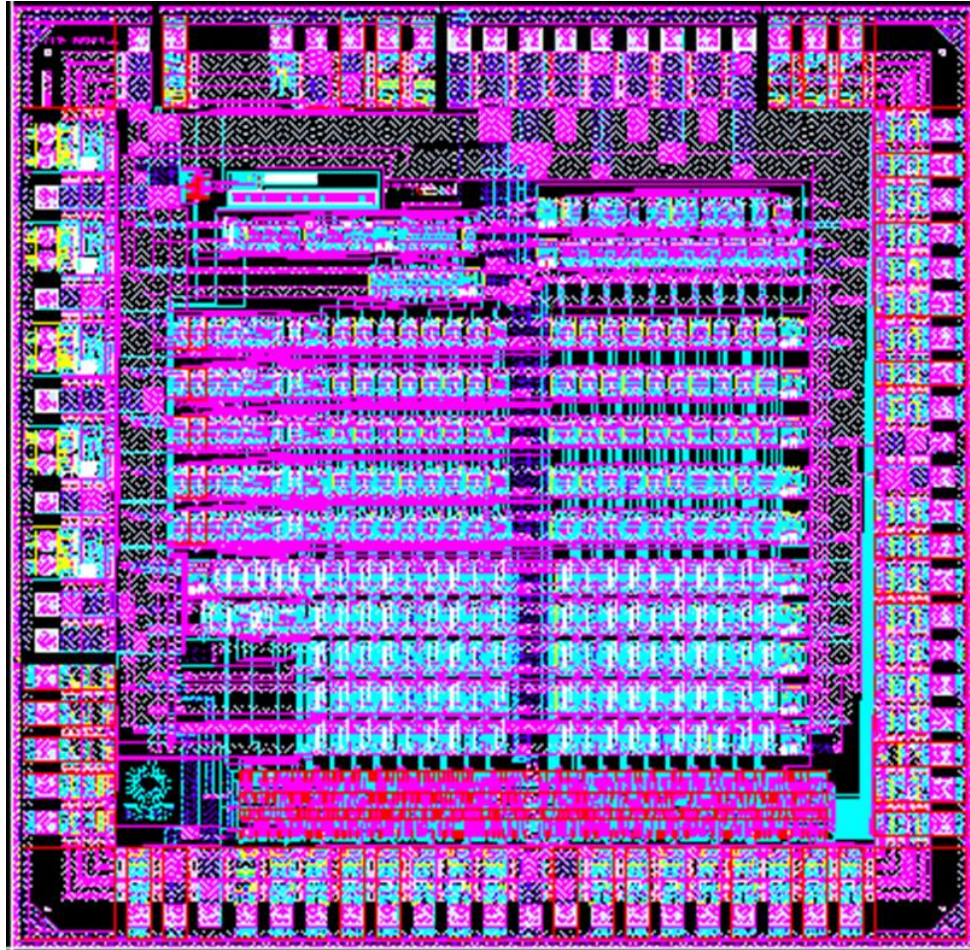
# Δομικά κύτταρα (standard cells)



# Πλήρως ελεύθερη σχεδίαση (full custom)



# Πλήρης εικόνα ολοκληρωμένου



# Ποιότητα σχεδίασης (1 από 2)

- Achieve specifications (Static & Dynamic)
- Die size
- Power dissipation
- Testability
- Yield and manufacturability
- Reliability
- Technology updatable





# Ποιότητα σχεδίασης (2 από 3)

- Testability
  - + Generation of good test vectors
  - + Availability of reliable test fixture at speed
  - + Design of testable chip
- Yield and manufacturability
  - + Functional yield
  - + Parametric yield



# Ποιότητα σχεδίασης (3 από 3)

- Reliability
  - + Premature aging (Infant mortality)
  - + ESD/EOS
  - + Latchup
  - + On-chip noise and crosstalk
  - + Power and ground bouncing
- Technology updatable
  - + Easily updated to new design rules



# Πακετάρισμα (Packaging) (1 από 2)

- Dual in-line package (DIP)
  1. Ceramic or plastic pin-through-hole (PTH)
  2. Low cost, but large size
  3. Ligh lead inductance (22-36 nH)
  4. Max pin count usually 64
- Pin Grid Array (PGA) Package
  1. Ceramic or plastic pin-through-hole (PTH)
  2. Higher pin count (100 – 400 pins)
  3. Higher cost than DIP



# Πακετάρισμα (Packaging) (2 από 2)

- **CHIP CARRIER PACKAGE (CCP)**
  1. Surface – mounted technology (SMT)
  2. Leadless chip carrier supports high pin count
  3. More efficient use of PCB area than DIP or PGA
- **MULTI-CHIP MODULE (MCM)**
  1. Multiple chips assembled on a common substrate
  2. High performance applications
  3. Most efficient use of PCB area



# Εργαλεία σχεδίασης (VLSI CAD TOOLS)

## (1 από 2)

### Categories of cad tools

1. High Level Synthesis (HDLs)
2. Logic Synthesis
3. Circuit Optimization
  - a) Transistor sizing for min delays
  - b) Process variations
  - c) Statistical design
4. Layout
  - a) Floorplanning
  - b) Place & route
  - c) Module generation
  - d) Automatic cell placement and routing



# Εργαλεία σχεδίασης (VLSI CAD TOOLS)

## (2 από 2)

- Layout Extraction
- Simulation (SPICE for circuit-level simulation)
- Layout – Schematic Verification
- Design Rule Check



# Τέλος Ενότητας



Ευρωπαϊκή Ένωση  
Ευρωπαϊκό Κοινωνικό Ταμείο



Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



# Χρηματοδότηση

- Το παρόν εκπαιδευτικό υλικό έχει αναπτυχθεί στο πλαίσιο του εκπαιδευτικού έργου του διδάσκοντα.
- Το έργο «**Ανοικτά Ακαδημαϊκά Μαθήματα στο Πανεπιστήμιο Αθηνών**» έχει χρηματοδοτήσει μόνο την αναδιαμόρφωση του εκπαιδευτικού υλικού.
- Το έργο υλοποιείται στο πλαίσιο του Επιχειρησιακού Προγράμματος «Εκπαίδευση και Δια Βίου Μάθηση» και συγχρηματοδοτείται από την Ευρωπαϊκή Ένωση (Ευρωπαϊκό Κοινωνικό Ταμείο) και από εθνικούς πόρους.





Σημειώματα

# Σημείωμα Ιστορικού Εκδόσεων Έργου

Το παρόν έργο αποτελεί την έκδοση 1.0.



# Σημείωμα Αναφοράς

Copyright Εθνικών και Καποδιστριακών Πανεπιστημίων Αθηνών, Αραπογιάννη Αγγελική 2015. «Σχεδίαση CMOS Ψηφιακών Ολοκληρωμένων Κυκλωμάτων. Υλοποίηση Ολοκληρωμένων Ψηφιακών Κυκλωμάτων.». Έκδοση: 1.0. Αθήνα 2015. Διαθέσιμο από τη δικτυακή διεύθυνση:  
<http://opencourses.uoa.gr/courses/DI102/>.



# Σημείωμα Αδειοδότησης

Το παρόν υλικό διατίθεται με τους όρους της άδειας χρήσης Creative Commons Αναφορά, Μη Εμπορική Χρήση Παρόμοια Διανομή 4.0 [1] ή μεταγενέστερη, Διεθνής Έκδοση. Εξαιρούνται τα αυτοτελή έργα τρίτων π.χ. φωτογραφίες, διαγράμματα κ.λ.π., τα οποία εμπεριέχονται σε αυτό και τα οποία αναφέρονται μαζί με τους όρους χρήσης τους στο «Σημείωμα Χρήσης Έργων Τρίτων».



[1] <http://creativecommons.org/licenses/by-nc-sa/4.0/>

Ως **Μη Εμπορική** ορίζεται η χρήση:

- που δεν περιλαμβάνει άμεσο ή έμμεσο οικονομικό όφελος από την χρήση του έργου, για το διανομέα του έργου και αδειοδόχο
- που δεν περιλαμβάνει οικονομική συναλλαγή ως προϋπόθεση για τη χρήση ή πρόσβαση στο έργο
- που δεν προσπορίζει στο διανομέα του έργου και αδειοδόχο έμμεσο οικονομικό όφελος (π.χ. διαφημίσεις) από την προβολή του έργου σε διαδικτυακό τόπο

Ο δικαιούχος μπορεί να παρέχει στον αδειοδόχο ξεχωριστή άδεια να χρησιμοποιεί το έργο για εμπορική χρήση, εφόσον αυτό του ζητηθεί.



# Διατήρηση Σημειωμάτων

Οποιαδήποτε αναπαραγωγή ή διασκευή του υλικού θα πρέπει να συμπεριλαμβάνει:

- το Σημείωμα Αναφοράς
- το Σημείωμα Αδειοδότησης
- τη δήλωση Διατήρησης Σημειωμάτων
- το Σημείωμα Χρήσης Έργων Τρίτων (εφόσον υπάρχει)

μαζί με τους συνοδευόμενους υπερσυνδέσμους.



# Σημείωμα Χρήσης Έργων Τρίτων

Το Έργο αυτό κάνει χρήση των ακόλουθων έργων:

Οι εικόνες και τα διαγράμματα που χρησιμοποιούνται είναι από το βιβλίο:

Sung-Mo Kang, Yusuf Leblebici. 1996. *CMOS Digital Integrated Circuits* (1 ed.). McGraw-Hill, Inc., New York, NY, USA © 1996.

