



ΕΛΛΗΝΙΚΗ ΔΗΜΟΚΡΑΤΙΑ  
Εθνικόν και Καποδιστριακόν  
Πανεπιστήμιον Αθηνών

# Σχεδίαση CMOS Ψηφιακών Ολοκληρωμένων Κυκλωμάτων

Ενότητα 4: Ο αναστροφέας

Αγγελική Αραπογιάννη

Σχολή Θετικών Επιστημών

Τμήμα Πληροφορικής και Τηλεπικοινωνιών

# Τύποι Αναλύσεων (1 από2)

- Για την μελέτη της συμπεριφοράς των κυκλωμάτων υπάρχουν οι ακόλουθοι τύποι
- AC (Μελέτη εναλλασσόμενων σημάτων)
- DC (Μελέτη συνεχών σημάτων)
- Transient (Μελέτη παραμέτρων όπως ρεύμα, τάση συναρτήσει του χρόνου)



# Τύποι Αναλύσεων (2 από 2)

## Για ψηφιακά κυκλώματα

- Κυρίως χρησιμοποιείται η Transient ανάλυση.
- Η DC χρησιμεύει για κατανόηση της Transient ανάλυσης.

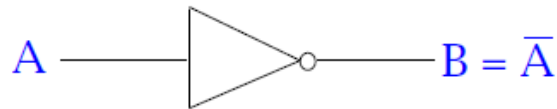
## Για αναλογικά κυκλώματα

- Η AC είναι βασική

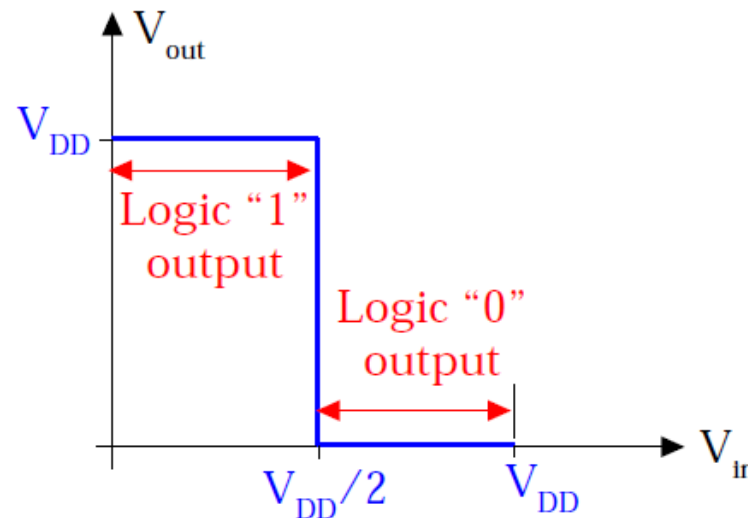


# Ideal Inverter Voltage Transfer Characteristic (VTC)

## IDEAL INVERTER VOLTAGE TRANSFER CHARACTERISTIC (VTC)

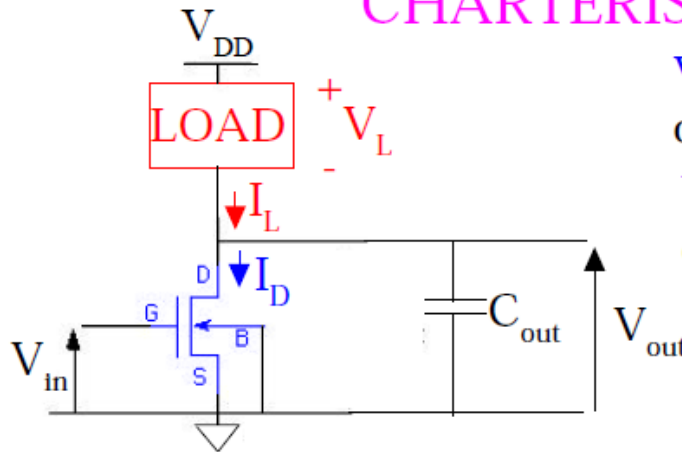


| A | B |
|---|---|
| 0 | 1 |
| 1 | 0 |



# Actual Inverter Voltage Transfer Characteristic (VTC)

## ACTUAL INVERTER VOLTAGE TRANSFER CHARACTERISTIC (VTC) 3

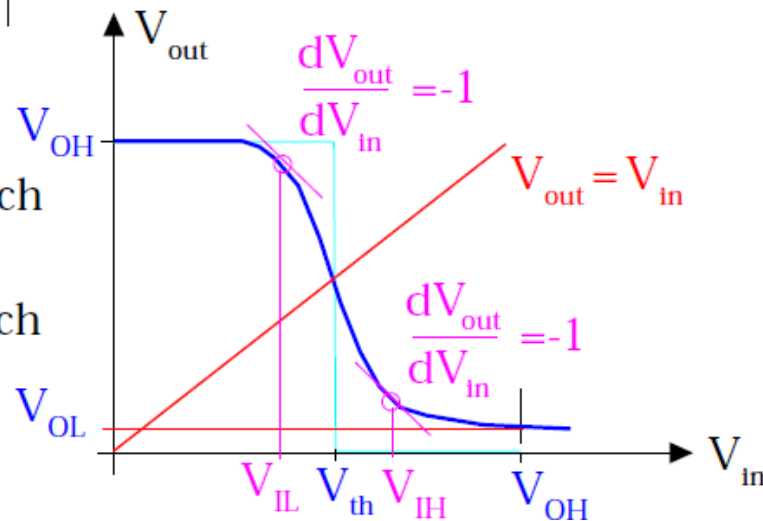


$V_{OH}$  -> max output voltage when output is "1"

$V_{OL}$  -> min output voltage when output is "0"

$V_{IL}$  -> max input voltage which can be interpreted as "0"

$V_{IH}$  -> min input voltage which can be interpreted as "1"



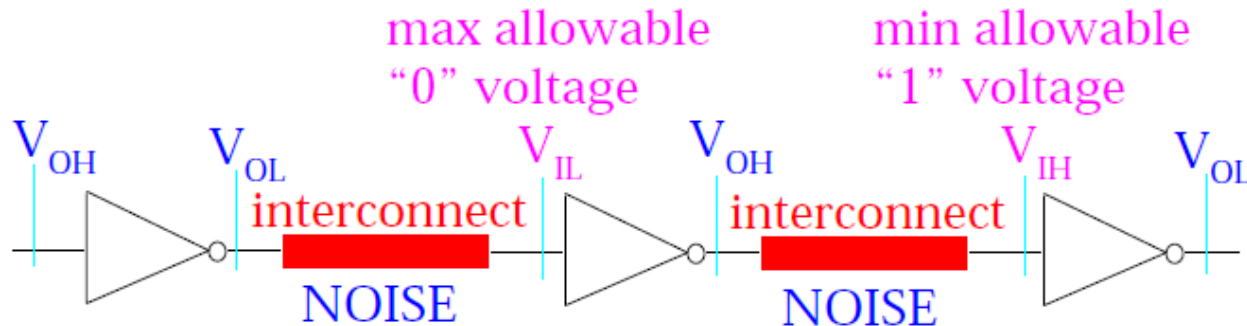
# Noise Immunity And Noise Margins

$V_{OH}$  → max output voltage when input is “1”

$V_{OL}$  → min output voltage when input is “0”

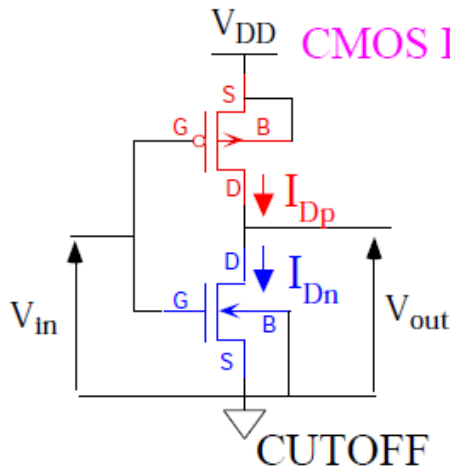
$V_{IL}$  → max input voltage which can be interpreted as “0”

$V_{IH}$  → min input voltage which can be interpreted as “1”



$$NM_H = V_{OH} - V_{IH}$$
$$NM_L = V_{IL} - V_{OL}$$

# Cmos inverter – static characteristics



## CMOS INVERTER - STATIC CHARACTERISTICS

53

$$V_{in} = V_{gsn} = V_{gsp} + V_{DD}$$

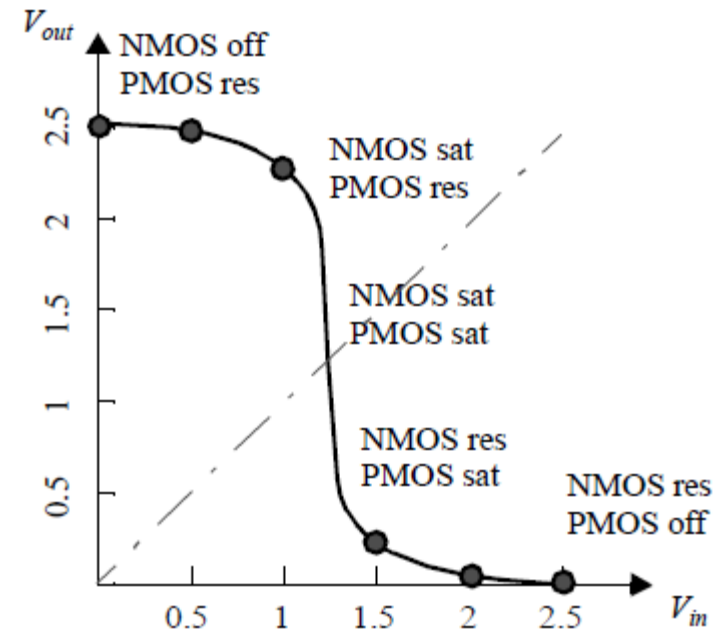
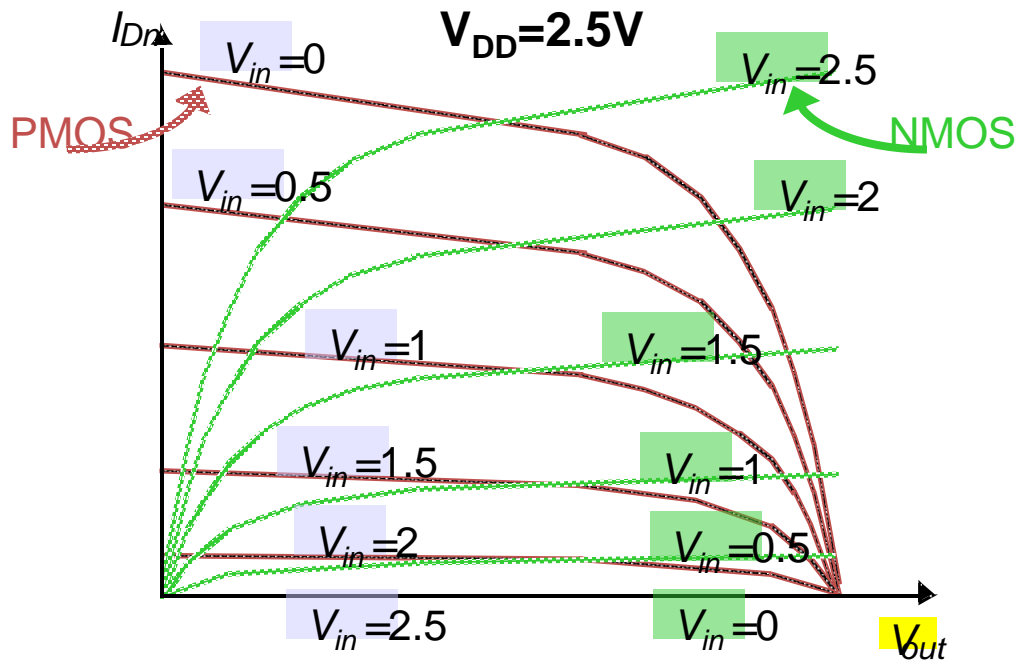
$$V_{out} = V_{dsn} = V_{dsp} + V_{DD}$$

|                 | CUTOFF   | NONSATURATED  | SATURATED   |
|-----------------|--|---|---|
| <b>p-device</b> | $V_{GSp} > V_{Tp}$<br>$V_{in} > V_{Tp} + V_{DD}$ | $V_{GSp} < V_{Tp}$<br>$V_{in} < V_{Tp} + V_{DD}$<br>$V_{DSp} > V_{GSp} - V_{Tp}$<br>$V_{out} > V_{in} - V_{Tp}$ | $V_{GSp} < V_{Tp}$<br>$V_{in} < V_{Tp} + V_{DD}$<br>$V_{DSp} < V_{GSp} - V_{Tp}$<br>$V_{out} < V_{in} - V_{Tp}$ |
| <b>n-device</b> | $V_{GSn} < V_{Tn}$<br>$V_{in} < V_{Tn}$          | $V_{GSn} > V_{Tn}$<br>$V_{in} > V_{Tn}$<br>$V_{DSn} < V_{GSn} - V_{Tn}$<br>$V_{out} < V_{in} - V_{Tn}$          | $V_{GSn} > V_{Tn}$<br>$V_{in} > V_{Tn}$<br>$V_{DSn} > V_{GSn} - V_{Tn}$<br>$V_{out} > V_{in} - V_{Tn}$          |

Kenneth R. Laker, University of Pennsylvania

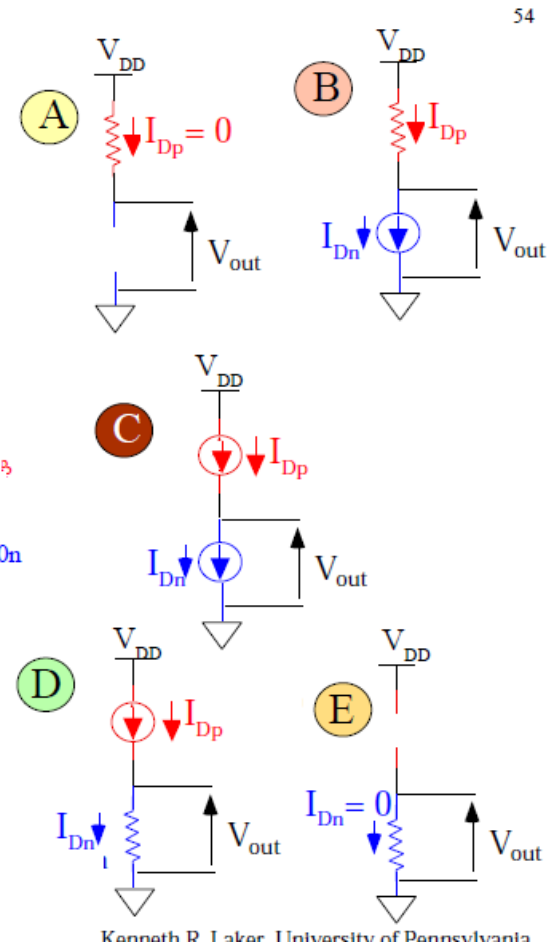
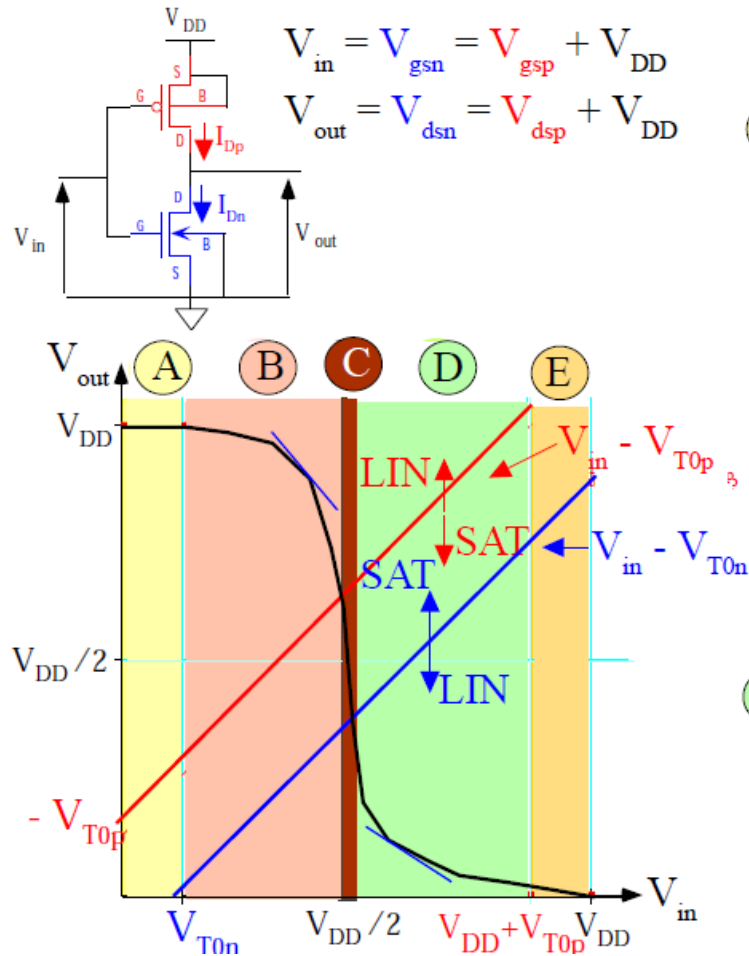


# Χαρακτηριστική μεταφοράς CMOS αναστροφέα (1 από 9)



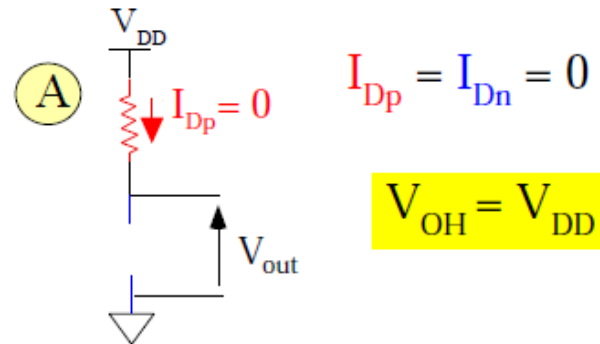


# Χαρακτηριστική μεταφοράς CMOS αναστροφέα (2 από 9)

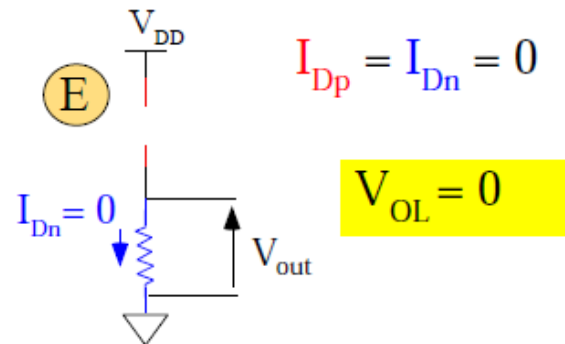


# Χαρακτηριστική μεταφοράς CMOS αναστροφέα (3 από 9)

CALCULATE  $V_{OH}$

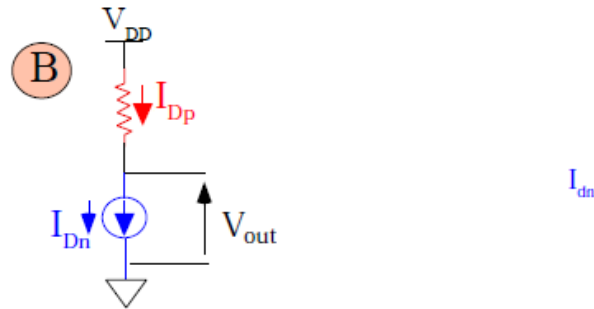
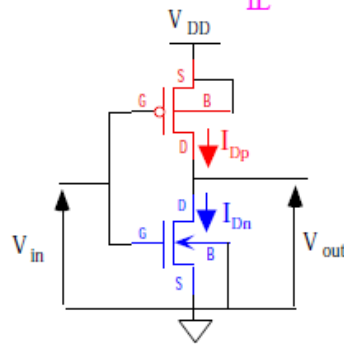


CALCULATE  $V_{OL}$



# Χαρακτηριστική μεταφοράς CMOS αναστροφέα (4 από 9)

CALCULATE  $V_{IL}$



$$I_{Dp} = I_{Dn}$$

$$\frac{k'_n}{2} \left( \frac{W}{L} \right)_n (V_{GSn} - V_{T0n})^2 = \frac{k'_p}{2} \left( \frac{W}{L} \right)_p [2(V_{GSp} - V_{T0p})V_{DSp} - V_{DSp}^2]$$

$$V_{GSn} = V_{in}, V_{GSp} = V_{in} - V_{DD}, V_{DSp} = V_{out} - V_{DD}$$

$$\frac{k'_n}{2} \left( \frac{W}{L} \right)_n (V_{in} - V_{T0n})^2$$

$$= \frac{k'_p}{2} \left( \frac{W}{L} \right)_p [2(V_{in} - V_{DD} - V_{T0p})(V_{out} - V_{DD}) - (V_{out} - V_{DD})^2]$$



# Χαρακτηριστική μεταφοράς CMOS αναστροφέα (5 από 9)

57

$$\begin{aligned} & \frac{k'_n}{2} \left( \frac{W}{L} \right)_n (V_{in} - V_{T0n})^2 \\ & = \frac{k'_p}{2} \left( \frac{W}{L} \right)_p \left[ 2(V_{in} - V_{DD} - V_{T0p})(V_{out} - V_{DD}) - (V_{out} - V_{DD})^2 \right] \end{aligned} \quad (1)$$

DIFFERENTIATING wrt  $V_{in}$

$$\begin{aligned} k'_n \left( \frac{W}{L} \right)_n (V_{in} - V_{T0n}) & = k'_p \left( \frac{W}{L} \right)_p \left[ (V_{out} - V_{DD}) + (V_{in} - V_{DD} - V_{T0p}) \frac{dV_{out}}{dV_{in}} \right] \\ & - (V_{out} - V_{DD}) \frac{dV_{out}}{dV_{in}} \end{aligned} \quad (-1)$$

$$k'_n \left( \frac{W}{L} \right)_n (V_{IL} - V_{T0n}) = k'_p \left( \frac{W}{L} \right)_p \left[ 2V_{out} - V_{IL} + V_{T0p} - V_{DD} \right]$$

SOLVING FOR  $V_{IL}$

$$V_{IL} = \frac{2V_{out} + V_{T0p} - V_{DD} + k_R V_{T0n}}{1 + k_R} \quad \text{where} \quad k_R = \frac{k'_n(W/L)_n}{k'_p(W/L)_p} \quad (2)$$

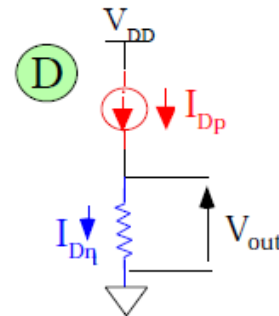
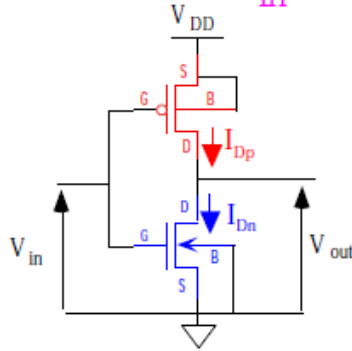
SOLVE (1) and (2) for  $V_{out}$  and  $V_{IL}$

Kenneth P. Lake, University of Pennsylvania



# Χαρακτηριστική μεταφοράς CMOS αναστροφέα (6 από 9)

CALCULATE  $V_{IH}$



$$I_{Dp} = I_{Dn}$$

$$\frac{k'_n}{2} \left( \frac{W}{L} \right)_n [2(V_{GSn} - V_{T0n})V_{DSn} - V_{DSn}^2] = \frac{k'_p}{2} \left( \frac{W}{L} \right)_p (V_{GSp} - V_{T0p})^2$$

$$V_{GSn} = V_{in}, V_{DSn} = V_{out}, V_{GSp} = V_{in} - V_{DD}$$

$$\frac{k'_n}{2} \left( \frac{W}{L} \right)_n [2(V_{in} - V_{T0n})V_{out} - V_{out}^2] = \frac{k'_p}{2} \left( \frac{W}{L} \right)_p (V_{in} - V_{DD} - V_{T0p})^2$$



# Χαρακτηριστική μεταφοράς CMOS αναστροφέα (7 από 9)

59

$$\frac{k'_n}{2} \left(\frac{W}{L}\right)_n [2(V_{in} - V_{T0n})V_{out} - V_{out}^2] = \frac{k'_p}{2} \left(\frac{W}{L}\right)_p (V_{in} - V_{DD} - V_{T0p})^2 \quad (3)$$

DIFFERENTIATING wrt  $V_{in}$

$$k'_n \left(\frac{W}{L}\right)_n \left[ (V_{in} - V_{T0n}) \frac{dV_{out}}{dV_{in}} + V_{out} - V_{out} \frac{dV_{out}}{dV_{in}} \right] = k'_p \left(\frac{W}{L}\right)_p (V_{in} - V_{DD} - V_{T0p})$$

$$k'_n \left(\frac{W}{L}\right)_n [-V_{IH} + V_{T0n} + 2V_{out}] = k'_p \left(\frac{W}{L}\right)_p (V_{IH} - V_{DD} - V_{T0p})$$

SOLVING FOR  $V_{IH}$

$$V_{IH} = \frac{V_{DD} + V_{T0p} + k_R(2V_{out} + V_{T0n})}{1 + k_R} \quad (4)$$

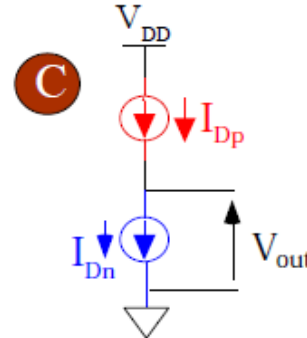
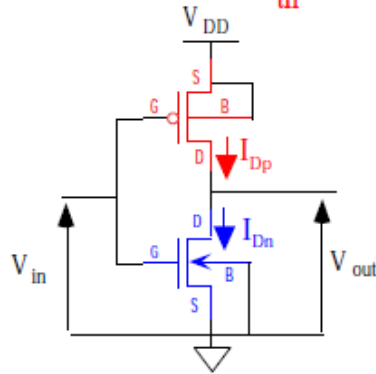
where  $k_R = \frac{k'_n(W/L)_n}{k'_p(W/L)_p}$

SOLVE (3) and (4) for  $V_{out}$  and  $V_{IH}$



# Χαρακτηριστική μεταφοράς CMOS αναστροφέα (8 από 9)

CALCULATE  $V_{th}$



$$I_{Dp} = I_{Dn}$$

$$\frac{k'_n}{2} \left( \frac{W}{L} \right)_n (V_{GSn} - V_{T0n})^2 = \frac{k'_p}{2} \left( \frac{W}{L} \right)_p (V_{GSp} - V_{T0p})^2$$

$$V_{GSn} = V_{in}, V_{GSp} = V_{in} - V_{DD}$$

$$\frac{k'_n}{2} \left( \frac{W}{L} \right)_n (V_{in} - V_{T0n})^2 = \frac{k'_p}{2} \left( \frac{W}{L} \right)_p (V_{in} - V_{DD} - V_{T0p})^2$$



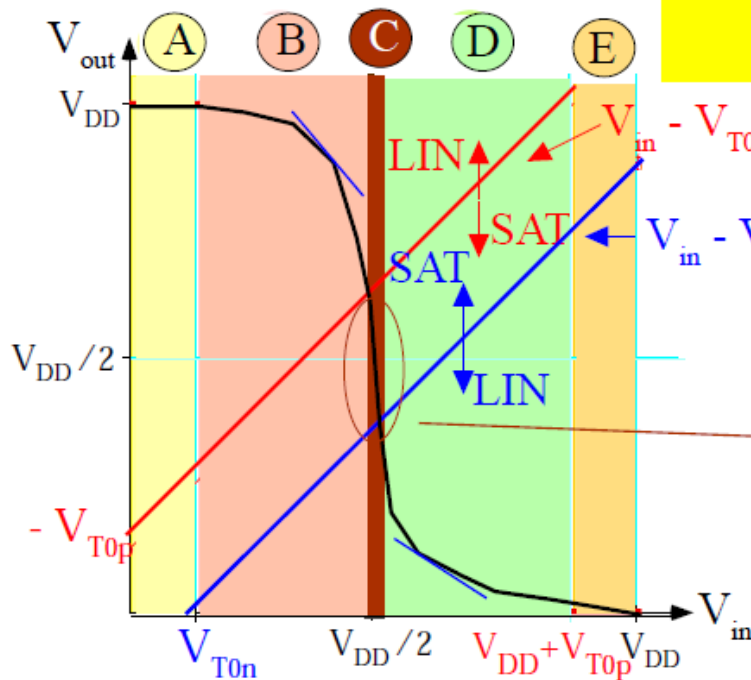
# Χαρακτηριστική μεταφοράς CMOS αναστροφέα (9 από 9)

$$\frac{k'_n}{2} \left(\frac{W}{L}\right)_n (V_{in} - V_{T0n})^2 = \frac{k'_p}{2} \left(\frac{W}{L}\right)_p (V_{in} - V_{DD} - V_{T0p})^2$$

61

SOLVING for  $V_{th} = V_{in}$

$$V_{in} = V_{th} = \frac{V_{T0n} + \sqrt{\frac{I}{k_R}} (V_{DD} + V_{T0p})}{\left(1 + \sqrt{\frac{I}{k_R}}\right)}$$



NOTE THAT

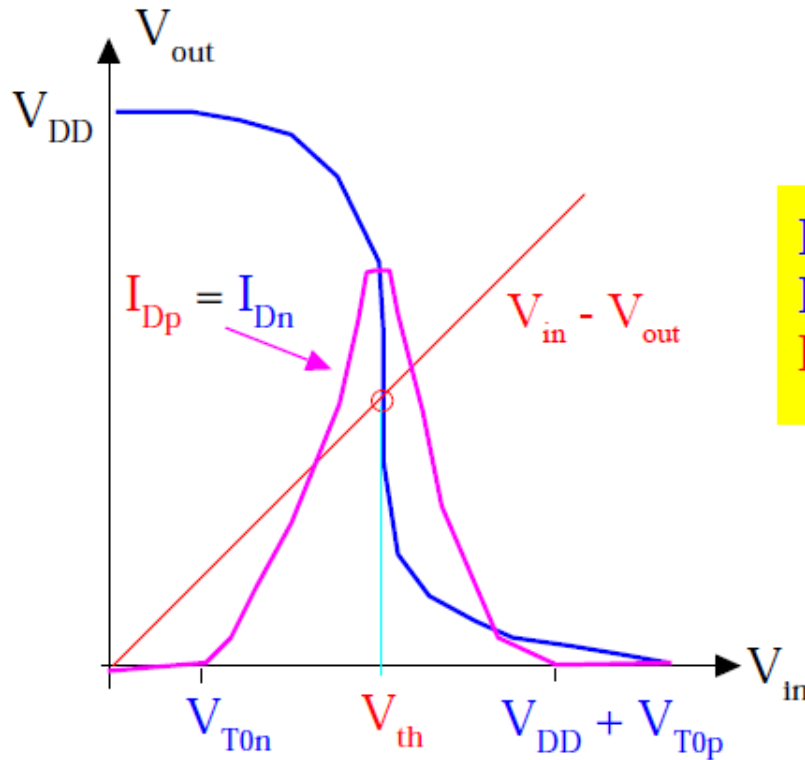
$$V_{th} = V_{in} = V_{out}$$

$$V_{th} - V_{T0n} < V_{out} < V_{th} - V_{T0p}$$





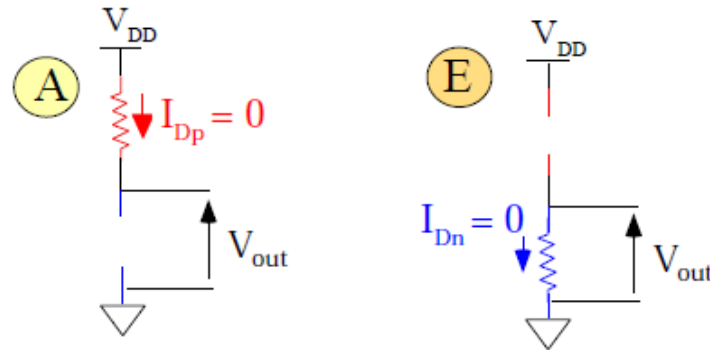
# Power Supply Current VS Vin



$I_{DC} = 0, V_{in} < V_{T0n}$   
 $I_{DC} = 0, V_{in} > V_{DD} + V_{T0p}$   
 $I_{DC} = MAX, V_{in} = V_{th}$



# Power dissipation considerations



$$P_{DC} = \frac{V_{DD}}{2} [I_{DC}(V_{in} = "0") + I_{DC}(V_{in} = "1")] = \frac{P(V_{in} = 0) + P(V_{in} = 1)}{2}$$

WHEN  $V_{in} = V_{OL}$ :  $I_L = I_D = 0 \Rightarrow P(V_{in} = 0) = 0$

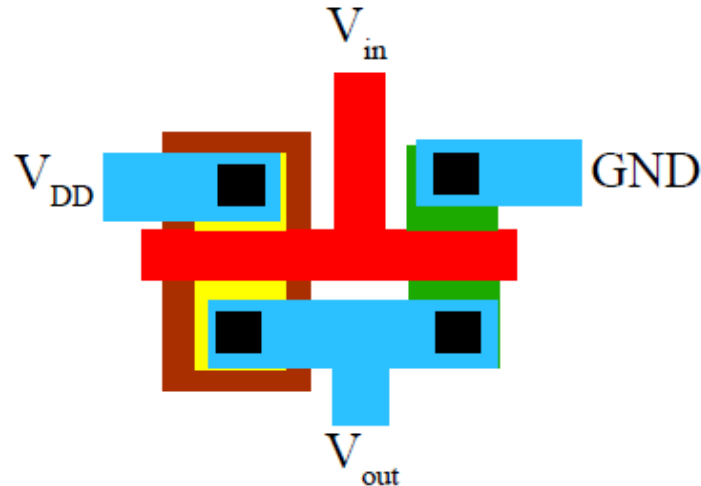
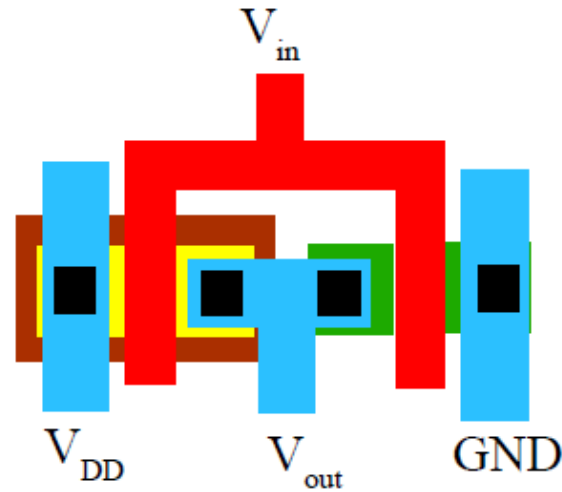
WHEN  $V_{in} = V_{OH}$ :  $I_L = I_D = 0 \Rightarrow P(V_{in} = 1) = 0$

$$P_{DC} = 0$$

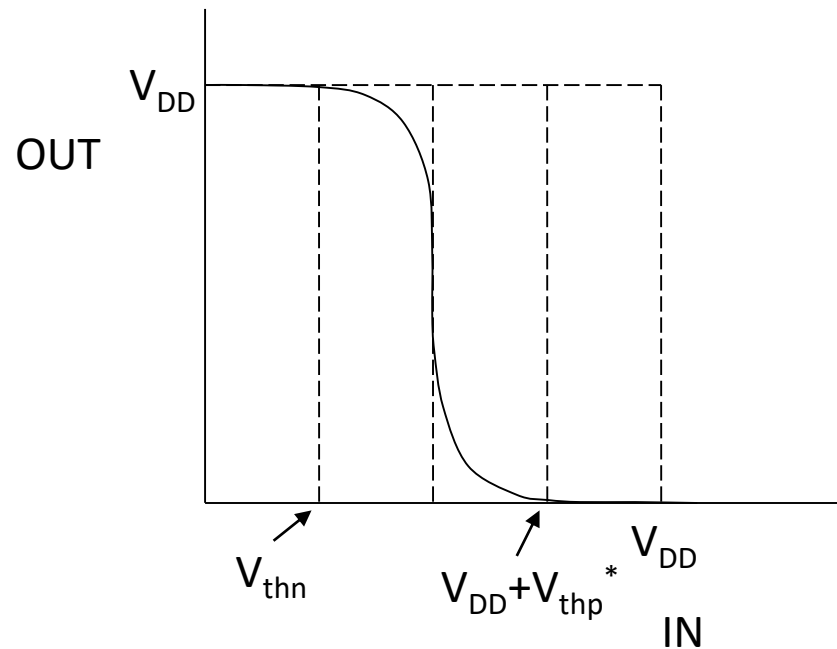
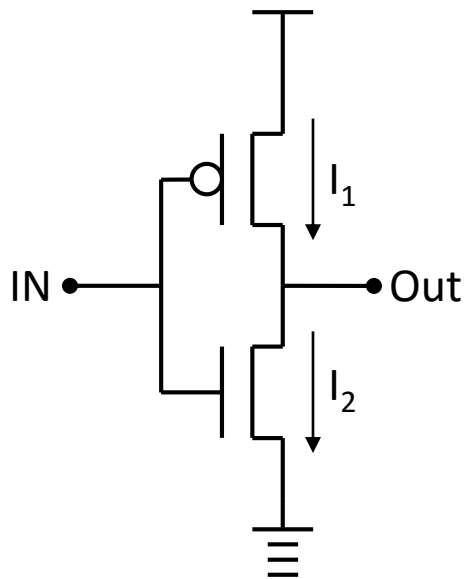
# Die area considerations

## COLOR LEGEND

-  n-Well
-  n<sup>+</sup>
-  Polysilicon
-  p<sup>+</sup>
-  Metal 1
-  Contact/via



# DC ανάλυση ενός αναστροφέα (1 από 3)



\*  $V_{thp}$ , αρνητικό, εναλλακτικά  $V_{DD} - |V_{thp}|$



# DC ανάλυση ενός αναστροφέα (2 από 3)

- Θα εξετάσουμε περιπτώσεις όπου

$$V_{thn} < V_{DD} - |V_{thp}|$$

- Για μία τιμή της εισόδου λίγο πάνω από το  $V_{thn}$  το n-MOS τρανζίστορ είναι στην περιοχή κόρου
  - Η έξοδος θα είναι σχεδόν στο  $V_{DD}$  άρα θα είναι πάνω από την τιμή της εισόδου. Δηλαδή  $V_D > V_G$ . Επομένως  $V_{GD} = V_G - V_D < 0$
- Αντίστοιχα για μία τιμή λίγο λιγότερη από  $V_{DD} - |V_{thp}|$  το p-MOS θα είναι στην περιοχή κόρου



# DC ανάλυση ενός αναστροφέα (3 από 3)

- Το n-MOS και το p-MOS δεν μπορούν να είναι ταυτόχρονα στην περιοχή τριόδου.
- Για την περιοχή τριόδου έχω
- n-MOS
  - $V_{GD} > V_{thn} \Leftrightarrow V_{IN} - V_{OUT} > V_{thn}$
- p-MOS
  - $V_{GD} < -|V_{thn}| \Leftrightarrow V_{IN} - V_{OUT} > -|V_{thn}|$
- Μπορούν όμως να είναι ταυτόχρονα στην περιοχή κόρου



# Περιοχές λειτουργίας

- Περιοχή A : n-MOS αποκοπή, p-MOS τριόδου
- Περιοχή B : n-MOS κόρο, p-MOS τριόδου
- Περιοχή C : n-MOS κόρο, p-MOS κόρο
- Περιοχή D : n-MOS τριόδου, p-MOS κόρο
- Περιοχή E : n-MOS τριόδου, p-MOS αποκοπή



# Περιοχή Α

- $0 < V_{IN} < V_{thn}$
- Το n-MOS είναι στην αποκοπή άρα,  $I_2 = 0$ .  
Επομένως και  $I_1 = 0$ . Αλλά εφόσον το p-MOS είναι ενεργό (υπάρχει κανάλι) θα πρέπει  $V_{DS} = 0$  και άρα  $V_{out} = V_{DD}$





# Περιοχή Β

$$I_2 = I_1 \Rightarrow$$

$$\beta_n \frac{(V_{IN} - V_{thn})^2}{2} = \beta_p \left[ (V_{IN} - V_{DD} - V_{thp})(V_{OUT} - V_{DD}) - \frac{(V_{OUT} - V_{DD})^2}{2} \right]$$

άρα

$$V_{OUT} = (V_{IN} + V_{thp}) + \sqrt{(V_{IN} - V_{thp})^2 - 2 \left( V_{IN} - \frac{V_{DD}}{2} - V_{thp} \right) V_{DD} - \frac{\beta_n}{\beta_p} (V_{IN} - V_{thn})^2}$$



# Περιοχή C

$$\beta_n \frac{(V_{IN} - V_{thn})^2}{2} = \beta_p \frac{(V_{IN} - V_{DD} - V_{thp})^2}{2}$$

Που δίνει

$$V_{IN} = \frac{V_{DD} + V_{thp} + V_{thn} \sqrt{\frac{\beta_n}{\beta_p}}}{1 + \sqrt{\frac{\beta_n}{\beta_p}}}$$

Για μία τιμή στην είσοδο υπάρχουν περισσότερες από μία τιμές στην έξοδο



# Περιοχή D

$$I_2 = I_1 \Rightarrow$$

$$\beta_n [(V_{IN} - V_{thn})V_{OUT} - \frac{V_{OUT}^2}{2}] = \beta_p \frac{(V_{IN} - V_{DD} - V_{thp})^2}{2}$$

άρα

$$V_{OUT} = (V_{IN} - V_{thn}) - \sqrt{(V_{IN} - V_{thn})^2 - \frac{\beta_p}{\beta_n} (V_{IN} - V_{DD} - V_{thp})^2}$$

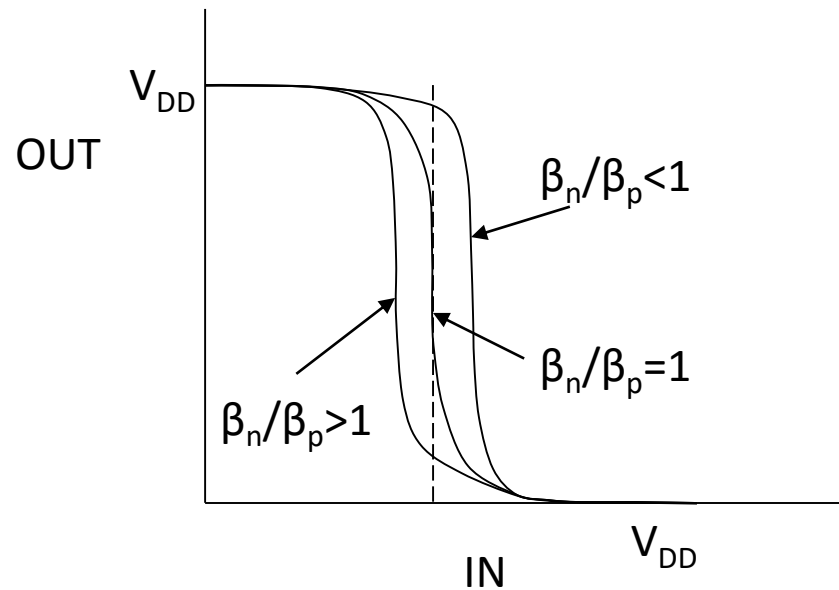


# Περιοχή Ε

- Το p-MOS είναι στην αποκοπή άρα,  $I_1=0$ .  
Επομένως και  $I_2=0$ . Αλλά εφόσον το n-MOS είναι ενεργό (υπάρχει κανάλι) θα πρέπει  $V_{DS}=0$  και άρα  $V_{out}=0$



# Επίδραση του λόγου $\beta_n/\beta_p$



# Παρατήρηση για την περιοχή C

- Για μία τιμή εισόδου υπάρχουν διαφορετικές τιμές στην έξοδο
- Αυτό οφείλεται στο ότι το μοντέλο δεν είναι ακριβές
- Εάν λάβουμε υπ' όψιν την μεταβολή μήκους καναλιού τότε
  - Μικρή περιοχή τιμών εισόδου αντιστοιχεί σε μεγάλη περιοχή τιμών εξόδου
  - Μεγάλη κλίση αλλά όχι κάθετο τμήμα



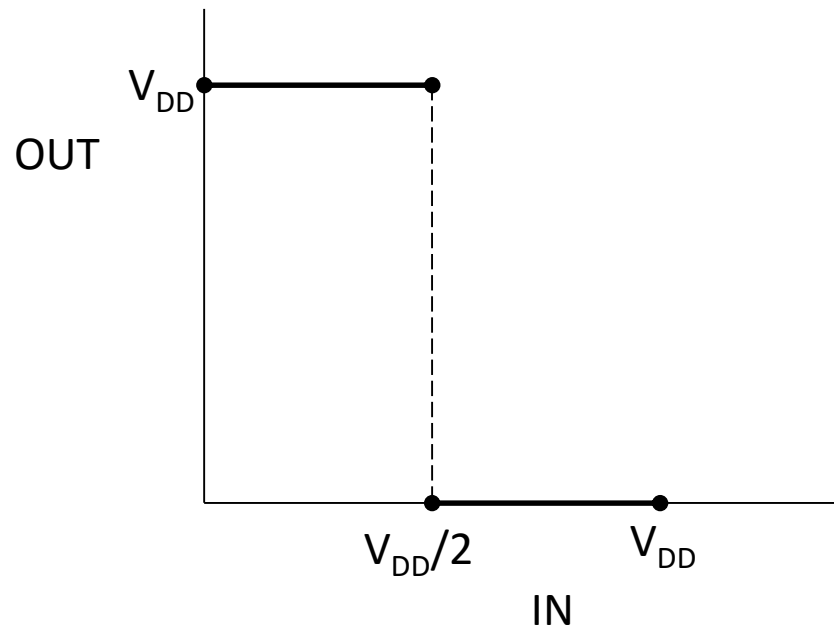
# Λογικές τιμές και τιμές τάσης

- Σε κάθε λογική τιμή αντιστοιχεί μία περιοχή από τιμές τάσης
- Οι περιοχές των τιμών τάσης μπορεί να είναι διαφορετικές για την είσοδο και την έξοδο μίας πύλης



# Ιδανικός Αναστροφέας (1 από 2)

- DC Χαρακτηριστική μεταφοράς



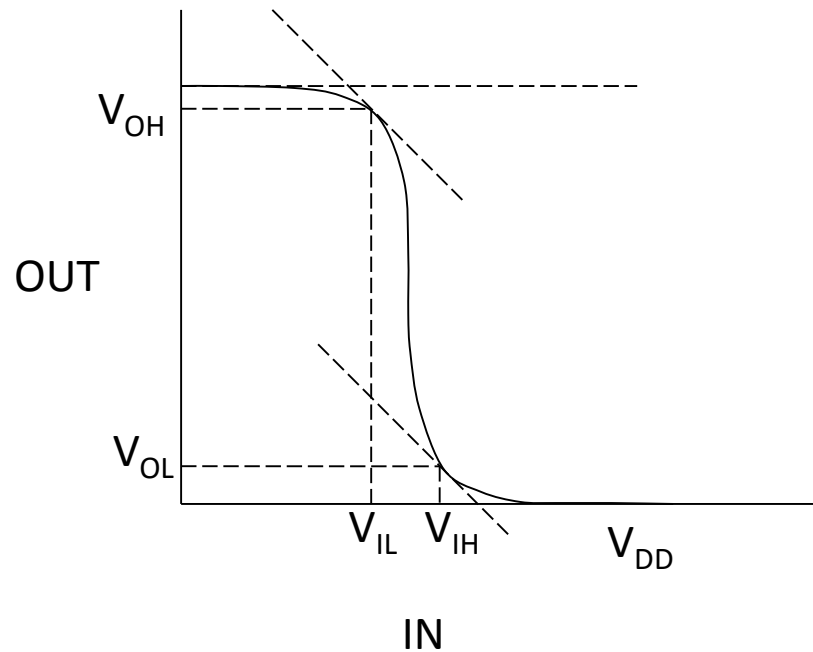


# Ιδανικός Αναστροφέας (2 από 2)

- Η λογική τιμή “1” στην είσοδο αντιπροσωπεύεται από το διάστημα  $(V_{DD}/2, V_{DD}]$
- Ενώ η λογική τιμή “0” στην είσοδο αντιπροσωπεύεται από το διάστημα  $[0, V_{DD}/2)$
- Στην έξοδο η λογική τιμή “1” στην είσοδο αντιπροσωπεύεται από το  $V_{DD}$  και η λογική τιμή “0” αντιπροσωπεύεται από το 0



# Ρεαλιστικός Αντιστροφέας (1 από 2)



# Ρεαλιστικός Αντιστροφέας (2 από 2)

- Για τη είσοδο έχουμε
  - Λογική τιμή “1”,  $(V_{IH}, V_{DD}]$
  - Λογική τιμή “0”,  $[0, V_{IL})$
  
- Για τη έξοδο έχουμε
  - Λογική τιμή “1”,  $(V_{OH}, V_{DD}]$
  - Λογική τιμή “0”,  $[0, V_{OL})$



# Περιθώριο θορύβου

- Με δύο λογικές πύλες (μία σαν είσοδο και την άλλη σαν έξοδο μπορούμε να ορίσουμε περιθώρια θορύβου)
- Το περιθώριο θορύβου για το λογικό “1” είναι  $V_{OH} - V_{IH}$ ,
- Το περιθώριο θορύβου για το λογικό “0” είναι  $V_{IL} - V_{OL}$



# Τέλος Ενότητας



Ευρωπαϊκή Ένωση  
Ευρωπαϊκό Κοινωνικό Ταμείο



Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



# Χρηματοδότηση

- Το παρόν εκπαιδευτικό υλικό έχει αναπτυχθεί στο πλαίσιο του εκπαιδευτικού έργου του διδάσκοντα.
- Το έργο «**Ανοικτά Ακαδημαϊκά Μαθήματα στο Πανεπιστήμιο Αθηνών**» έχει χρηματοδοτήσει μόνο την αναδιαμόρφωση του εκπαιδευτικού υλικού.
- Το έργο υλοποιείται στο πλαίσιο του Επιχειρησιακού Προγράμματος «Εκπαίδευση και Δια Βίου Μάθηση» και συγχρηματοδοτείται από την Ευρωπαϊκή Ένωση (Ευρωπαϊκό Κοινωνικό Ταμείο) και από εθνικούς πόρους.



Σημειώματα

# Σημείωμα Ιστορικού Εκδόσεων Έργου

Το παρόν έργο αποτελεί την έκδοση 1.0.





# Σημείωμα Αναφοράς

Copyright Εθνικών και Καποδιστριακών Πανεπιστημίων Αθηνών, Αραπογιάννη Αγγελική 2015. «Σχεδίαση CMOS Ψηφιακών Ολοκληρωμένων Κυκλωμάτων. Ο αναστροφέας.». Έκδοση: 1.0. Αθήνα 2015. Διαθέσιμο από τη δικτυακή διεύθυνση: <http://opencourses.uoa.gr/courses/DI102/>.



# Σημείωμα Αδειοδότησης

Το παρόν υλικό διατίθεται με τους όρους της άδειας χρήσης Creative Commons Αναφορά, Μη Εμπορική Χρήση Παρόμοια Διανομή 4.0 [1] ή μεταγενέστερη, Διεθνής Έκδοση. Εξαιρούνται τα αυτοτελή έργα τρίτων π.χ. φωτογραφίες, διαγράμματα κ.λ.π., τα οποία εμπεριέχονται σε αυτό και τα οποία αναφέρονται μαζί με τους όρους χρήσης τους στο «Σημείωμα Χρήσης Έργων Τρίτων».



[1] <http://creativecommons.org/licenses/by-nc-sa/4.0/>

Ως **Μη Εμπορική** ορίζεται η χρήση:

- που δεν περιλαμβάνει άμεσο ή έμμεσο οικονομικό όφελος από την χρήση του έργου, για το διανομέα του έργου και αδειοδόχο
- που δεν περιλαμβάνει οικονομική συναλλαγή ως προϋπόθεση για τη χρήση ή πρόσβαση στο έργο
- που δεν προσπορίζει στο διανομέα του έργου και αδειοδόχο έμμεσο οικονομικό όφελος (π.χ. διαφημίσεις) από την προβολή του έργου σε διαδικτυακό τόπο

Ο δικαιούχος μπορεί να παρέχει στον αδειοδόχο ξεχωριστή άδεια να χρησιμοποιεί το έργο για εμπορική χρήση, εφόσον αυτό του ζητηθεί.



# Διατήρηση Σημειωμάτων

Οποιαδήποτε αναπαραγωγή ή διασκευή του υλικού θα πρέπει να συμπεριλαμβάνει:

- το Σημείωμα Αναφοράς
- το Σημείωμα Αδειοδότησης
- τη δήλωση Διατήρησης Σημειωμάτων
- το Σημείωμα Χρήσης Έργων Τρίτων (εφόσον υπάρχει)

μαζί με τους συνοδευόμενους υπερσυνδέσμους.



# Σημείωμα Χρήσης Έργων Τρίτων

Το Έργο αυτό κάνει χρήση των ακόλουθων έργων:

Οι εικόνες και τα διαγράμματα που χρησιμοποιούνται είναι από το βιβλίο:

Sung-Mo Kang, Yusuf Leblebici. 1996. *CMOS Digital Integrated Circuits* (1 ed.). McGraw-Hill, Inc., New York, NY, USA © 1996.

